

⑫ 公開特許公報(A) 平4-127601

⑮ Int. Cl.⁵
H 03 D 7/00識別記号 庁内整理番号
B 8836-5 J

⑬ 公開 平成4年(1992)4月28日

審査請求 未請求 請求項の数 3 (全8頁)

⑭ 発明の名称 周波数変換回路

⑯ 特 願 平2-247957

⑰ 出 願 平2(1990)9月18日

⑱ 発 明 者 石 垣 行 信 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクタ
株式会社内
⑲ 出 願 人 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地

明 細 書

1. 発明の名称

周波数変換回路

2. 特許請求の範囲

(1) 入力信号に対して相対的に $\pm\pi$ だけ互いに異なる位相差の移相を行なう第1、第2の位相回路と、該第1、第2の位相回路の出力信号を n (n は2以上の自然数) 箇のスイッチに分配して供給する手段と、該 n 箇のスイッチの出力を同位相及び逆位相にて複数回合成する合成手段と、該合成手段の出力信号中の高域スイッチング成分を除去する低域濾波器と、局部発振信号(キャリア信号)の m 倍(m は4以上の自然数)の周波数に対応するクロック信号を入力してこれを基に n 種類のタイミングパルス outputs タイミングパルスジェネレータとを備え、

上記 n 箇のタイミングパルスを上記 n 箇のスイッチに供給して夫々のスイッチを開閉制御することにより、上記低域濾波器から上記入力信号周波数と局部発振信号周波数との和又は差の周波数に

変換された信号を出力するよう構成したことを特徴とする周波数変換回路。

(2) 入力信号に対して相対的に $\pm\pi$ だけ互いに異なる位相差の移相を行なう第1、第2の位相回路と、該第1、第2の位相回路の出力を夫々2つのスイッチに分配して供給する供給手段と、互いに異なる位相回路に接続されているスイッチの出力側を夫々2つずつ接続する2つの接続手段と、これらの接続手段の出力を逆相にて合成する合成手段と、該合成手段の出力信号中の高域スイッチング成分を除去する低域濾波器と、局部発振信号の4倍の周波数に対応するクロック信号を入力してこれを基に4種類のタイミングパルス outputs タイミングパルスジェネレータとを備え、

上記4箇のタイミングパルスを上記計4箇のスイッチに供給して各々を開閉制御することにより、上記低域濾波器から上記入力信号周波数と局部発振信号周波数との和又は差の周波数に変換された信号を出力するよう構成したことを特徴とする周波数変換回路。

(3) 入力信号に対して相対的に $\pm\pi$ だけ互いに異なる位相差の移相を行なう第1、第2の位相回路と、該第1、第2の位相回路の出力を夫々加算及び減算する加算器及び減算器と、該加算器及び減算器の出力レベルを夫々所定量減衰させる第1、第2のレベル減衰器と、上記第1、第2の位相回路の出力及び上記加算器、減算器の出力を夫々位相反転させる第1乃至第4の反転増幅器と、キャリア信号周波数の8倍の繰返しによるクロック信号を入力してこれを基に8種類のタイミングパルスを出力するタイミングパルスジェネレータと、該8つのタイミングパルスにより夫々ON, OFF制御されると共に上記第1の位相回路の出力、上記加算器の出力、第2の位相回路の出力、上記減算器の出力又は上記第1乃至第4の反転増幅器の出力信号を夫々 \pm 周期ずつ順次間歇的に出力する第1乃至第8のスイッチと、該第1乃至第8のスイッチの出力信号を加算する加算手段とを備えて、上記入力信号周波数に対して周波数の変換された信号を生成、出力するよう構成したことを特徴とす

あり、SSB通信用変調復調回路として良く使用されている。また第3図(A)～(H)は回路各部の信号波形図である。入力端子 in_1 に到来する信号aとして、第3図(A)に示すような \cos 波とすると、 $\pm\pi$ 位相回路5からは同図(B)に示すような \sin 波の信号bが変換出力される。この信号a及びbは夫々乗算器(又は平衡変調器)2及び4に供給される。

一方、入力端子 in_2 からは同図(C)に示すようなキャリア信号cが乗算器2に供給されると共に、 $\pm\pi$ 位相回路6で $\pm\pi$ (90°)移相された後(同図(D)参照)乗算器4に供給される。従って、乗算器4においては信号dと信号bとが乗算されて同図(F)に示すような両側帯波(Double side band)信号fが生成され、乗算器2からは信号aと信号cとが乗算された(E)図示の如き両側帯波信号eが出力される。これらの側帯波信号eとfは加算器4で加算されて、加算出力信号g(同図(G)参照)が出力端子 out より出力される。なお、加算器4を用いる代りに減算器を使用して、両信号の減

る周波数変換回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は周波数変換回路に係り、特に、無線通信分野に於けるSSB通信装置や音声信号の周波数反転による秘話装置等、各種の装置に利用して好適な周波数変換回路に関する。

(従来の技術)

周波数変換手段として一般的な方法は、乗算器又は平衡変調器で乗算を行ない、その出力の和及び差の成分を濾波器により選択分離して得る方法や、2つの平衡変調器を用いて入力信号と局部発振信号の直接信号と、入力信号と局部発振信号の $\pm\pi$ 位相信号を平衡変調器に供給して2つの平衡変調器の出力を加算又は減算することにより、濾波器を原理的に不要とした周波数変換方法等がある。

かかる従来の技術について、第2図及び第3図を併せ参照しながら説明する。第2図は原理的にLPF(低域濾波器)が不要な周波数変換回路で

算を行なって出力信号を得ることもある。信号gの波形を観察すると、適当な遮断周波数を有するフィルタ(低域濾波器)を用いてスイッチング成分を取除くことにより、同図(H)に示すような、上記信号aに比べて周波数の変換された信号hとなることがわかる。

(本発明が解決しようとする課題)

ところで、このような乗算器を複数個使用する周波数変換回路は、乗算器2、4における直流バランスの精度が重要なファクターであり、バランスが少しでも崩れると、周波数変換信号の波形が歪んだり崩れてしまうという問題が生じる。また、乗算器や平衡変調器には直線性に関する問題も基本的に存在している。

即ち、周波数変換手段として乗算器や平衡変調器を使用する場合は、直流バランスを正しく設定しないと、得られる変換出力信号波形に歪が生じて劣化し、単側波帯(SSB)通信や音声信号の周波数反転に使用する場合には大きな問題となる。従って、直流バランスをとる必要の無い方法の案

現が要望されていた。

更に、 $\pm\pi$ 移相回路5, 6は一般に抵抗とコンデンサを複数個使用して構成されているので、第2図の回路をIC化しようとする、ピン数が増加し、小型で低コストのものが困難となる。即ち、周波数変換回路をモノリシック集積回路化する場合に、濾波器や移相器の使用コンデンサ数が集積回路のピン数の増加につながる、ピン数の削減、即ちコストの低減の要請からも、原理的に使用コンデンサ数の少ない周波数変換方法の出現が願望されていた。

〔課題を解決するための手段〕

本発明の周波数変換回路は、入力信号に対して相対的に $\pm\pi$ だけ互いに異なる位相差の移相を行なう第1, 第2の位相回路と、これらの位相回路の出力信号を n ($n \geq 2$) 箇のスイッチに分配して供給する手段と、 n 箇のスイッチの出力を同位相及び逆位相にて複数回合成する合成手段と、この合成手段の出力信号中の高域スイッチング成分を除去する低域濾波器と、局部発振信号の m 倍

域スイッチング成分を除去するためのLPF(低域濾波器)、14, 15は利得 $=-1$ の反転増幅器(インバータ)である。また、11はタイミングパルスジェネレータであり、これはキャリア信号周波数の4倍の繰返しによるクロック信号を入力し、キャリア信号と同一周波数で且つクロック信号の1周期分だけH(High level)となる4種類のタイミングパルス($T_1 \sim T_4$)を生成するものである。更に、 $S_1 \sim S_4$ はスイッチ(スイッチング素子)であり、これらは各々に供給されるタイミングパルスのレベルがHのときに閉成されるよう構成されている。

いま、入力端子 in_1 より入力信号 $\sin \omega t$ が位相回路8及び位相回路7に供給されると、夫々第4図(A)及び(D)に示すような波形の信号 a, d となる。但し、ここでは便宜上 $\phi = 0$ としている。その場合位相回路8は不要であり、位相回路7は第2図の $\pm\pi$ 位相回路5と同じ機能となる。これらの各出力信号 $a (= \sin \omega t)$, $d (= \sin(\omega t + \pi))$ は夫々スイッチ S_1, S_4 へ供給されると

($m \geq 4$)の周波数に対応するクロック信号を入力してこれを基に n 種類のタイミングパルスを出力するタイミングパルスジェネレータとを備え、上記 n 箇のタイミングパルスを n 箇のスイッチに供給して夫々のスイッチを開閉制御することにより、低域濾波器から入力信号周波数と局部発振信号周波数との和又は差の周波数に変換された信号を出力するよう構成する等して、上記諸問題を解消した。

〔実施例〕

本発明の周波数変換回路の第1実施例について、第1図及び第4図の信号波形図(タイミングチャート)を併せ参照しながら説明する。第1図は本発明の周波数変換回路31のブロック構成図であり、位相回路8は入力信号に対して ϕ 位相を与え、位相回路7は($\phi + \pi$)位相を与える移相器である。これらは例えば音声信号周波数帯域内において、兩位相回路8, 7の出力の位相差を一定の $\pm\pi$ とするために、位相推移回路(フェーズシフタ)を多段に組合せて構成されている。13は高

共に、反転増幅器14, 15で夫々反転されて信号 $c (= -\sin \omega t$; 同図(C)参照)及び信号 $b (= \sin(\omega t - \pi))$; 同図(B)参照)となって、夫々スイッチ S_3 及びスイッチ S_2 に供給される。

一方、入力端子 in_2 からは同図(E)に示すようなキャリア信号周波数の4倍の繰返しによるクロック信号 e がタイミングパルスジェネレータ11に供給される。このタイミングパルスジェネレータ11では、同図(F)~(I)に夫々示すようなタイミングパルス $T_1 \sim T_4$ が生成、出力され、上記スイッチ $S_1 \sim S_4$ に夫々供給されて、これらをON, OFF制御する。即ち、各タイミングパルス $T_1 \sim T_4$ ともそのレベルがHのときに各スイッチ $S_1 \sim S_4$ を夫々導通させるので、第4図(A)~(D)図示の各信号波形中、太く描いた部分(i), (ii), (iv), (v), ...が夫々通過して、結果的に同図(J)に示すような信号 j が合成され、LPF(低域濾波器)13に供給される。LPF13では高域スイッチング成分が除去されて、信号 k (同図(K)参照)が出力端子 out より出力される。

第4図(J)に示した合成出力信号jは、前記第2図(G)の加算出力信号gに相当し、波形的に比較してみても相似であることが分る。これは即ち、周波数変換方法が異っても、得られる結果は等しいことを意味している。

次に、本発明の周波数変換回路の第2実施例について、第5図のブロック構成図及び第6図の信号波形図(タイミングチャート)を併せ参照しながら説明する。第5図において、第1図に示した第1実施例回路31と同一構成要素には同一符号を付して、その詳細な説明を省略する。また、タイミングパルスジェネレータ11から各スイッチ $S_1 \sim S_4$ に至るタイミングパルス $T_1 \sim T_4$ の各信号ラインも便宜上省略している。第5図を第1図と比較すると明らかなように、第2実施例回路32では位相回路7の代りに $(\phi - \pi)$ 位相を与える位相回路9を使用している。これにより反転増幅器は1個で済んでいる。なお、22は加算器であるが、加算器の代りに減算器を使用すれば、更に反転増幅器14も不要となる。

合成されて、結果的に同図(E)に示すような波形の信号eとなる。かかる合成出力信号eも前記第2図(G)の加算出力信号gに相当し、波形的に比較してみても相似であることが分る。これも入力信号とキャリア信号とにより周波数変換されたものとなっており、得られる結果は等しいことを意味している。この信号eはLPF13にて高域スイッチング成分を除去されて、同図(F)図示の如き信号kとなり、出力端子 0_{out} より出力される。

なお、第2実施例回路32においては、スイッチ出力の合成方法を代えて構成することもできる。例えば第7図のように構成することもでき、この第3実施例回路33の場合、信号c, d, eの波形は夫々第9図(C), (D), (E)のようになり、LPF13を通過した波形fを第6図(F)図示の波形fと比較すると、周波数が若干高くなっていることが分るが、これは入力信号とキャリア信号との和の周波数に変換されたからである。

次に、本発明回路の第4実施例について、第8図のブロック構成図及び第9図の信号波形図を併

かかる構成において、入力端子 $1n_1$ より入力信号 $\sin \omega t$ が位相回路8及び9に供給されると、位相回路8からは第6図(A)に示すような信号a ($= \sin(\omega t - \phi)$)がスイッチ S_1 及び S_3 に出力され、位相回路9からは同図(B)に示すような信号b ($= \sin(\omega t - \phi + \pi)$)がスイッチ S_2 , S_4 に出力される。一方、入力端子 $1n_2$ からは同図(K)に示すような、キャリア(又は局部発振)周波数の4倍の繰返しによるクロック信号kがタイミングパルスジェネレータ11に供給される。すると、同図(G)~(J)に夫々示すようなタイミングパルス $T_1 \sim T_4$ が生成、出力され、上記スイッチ $S_1 \sim S_4$ に夫々供給されて、これらをON, OFF制御する。即ち、各タイミングパルス $T_1 \sim T_4$ 共そのレベルがHのときに各スイッチ $S_1 \sim S_4$ を夫々閉成させるので、スイッチ S_1, S_2 の加算(合成)出力は同図(C)図示の如き信号cとなり、スイッチ S_3, S_4 の合成出力は同図(D)図示の如き信号dとなる。この信号dは反転増幅器14にて反転された後、加算器22にて信号cと

せ参照して説明する。この第8図においても、第1図や第5図等に示した各実施例回路と同一構成要素には同一符号を付して、その詳細な説明を省略する。また、タイミングパルスジェネレータ11から各スイッチ $S_1 \sim S_4$ に至るタイミングパルス $T_1 \sim T_4$ の各信号ラインも省略している。この第4実施例回路34では位相回路9の代りに第1実施例回路31と同じく位相回路7を使用している。これにより各位相回路8及び7の出力信号aとbの位相関係は、第9図(A)及び(B)に示す関係(第4図の(A)と(D)の位相関係と同じ)となっている。その他の回路構成は前記第2実施例回路32と同じであるが、上記位相回路7を使用したために、出力信号c~eの波形は前記第6図示のものとは夫々異なり、第9図(C)~(E)に示す波形(即ち第3実施例回路33と同じ)となる。従って、LPF13を通過した信号fも当然第9図(F)図示の波形となる。

次に、本発明の周波数変換回路の第5実施例について、第10図のブロック構成図及び第11図

の信号波形図(タイミングチャート)を併せ参照しながら説明する。この第5実施例回路35では、上記第1~4実施例回路31~34に比べてスイッチング時間を半分に短くし、周波数変換出力信号のスイッチング成分を小さくして、出力波形の改善が行なえるようにした所に最大の特徴がある。

いま、入力端子 $1n_1$ より入力信号 $\sin \omega t$ が位相回路8及び位相回路9に供給されると、位相回路8、9からは夫々第11図(A)及び(C)に示すような波形の信号a、cが出力される。但し、ここでは便宜上 $\phi = 0$ としている(その場合位相回路8は不要であり、位相回路7は第2図の $\pm \pi$ 位相回路5と同じ機能となる)。これらの各出力信号a($= \sin \omega t$)、信号c($= \sin(\omega t - \frac{1}{2}\pi)$)は夫々スイッチ S_1 、 S_3 へ供給されると共に、加算器23で加算されて、

$\sin \omega t + \sin(\omega t - \frac{1}{2}\pi) = \sqrt{2} \sin(\omega t - \frac{1}{4}\pi)$ となる。この信号レベルは信号a、cより $\sqrt{2}$ 倍高いので、レベル減衰器(アッテネータ)25にて伝送レベルを $1/\sqrt{2}$ 下げることにより、同図(B)

に示すような信号bを得ている。同様に、加算器24で信号aを反転増幅器16で反転したものを信号cに加え(即ち減算し)て、

$$\sin(\omega t - \frac{1}{2}\pi) - \sin \omega t = \sqrt{2} \sin(\omega t - \frac{3}{4}\pi)$$

を得たのち、レベル減衰器26にて伝送レベルを $1/\sqrt{2}$ 下げて、同図(D)に示すような信号dを得ている。そして、利得-1の反転増幅器16~19は夫々位相回路8、減衰器25、位相回路9、減衰器26の出力信号a、b、c、d(夫々同図(A)~(D)参照)の位相を反転して信号e~h(夫々同図(E)~(H)参照)を生成した後、スイッチ S_5 ~ S_8 に供給している。以上の信号処理により、位相が $\pm \pi$ ずつずれた8種類の正弦波信号を生成することができる。なお、加算器24の代りに減算器を使用し、反転増幅器16をその減算器と位相回路8の接続点とスイッチ S_5 の間に接続して構成しても良い。

一方、入力端子 $1n_2$ からはキャリア信号周波数の8倍の繰返しによるクロック信号がタイミングパルスジェネレータ12に供給され、ここで同図

(I)~(P)に夫々示す如きタイミングパルス T_1 ~ T_8 が出力され、上記スイッチ S_1 ~ S_8 に夫々供給されて、これらを前記第1実施例同様の容量でON,OFF制御する。その結果、第11図(A)~(H)図示の各信号波形のうち太く描いた部分が夫々通過して、結果的に同図(Q)に示すような信号qが生成され、出力端子 $1a$ より出力される。かかる信号qはかなり精密な波形なので、このままでも使用できるが、LPFで高域スイッチング成分を除去すると更に好適である。

以上の説明において使用される位相回路7~9は、位相推移回路(フェーズシフタ)を多段に組合せて構成されるが、このような位相推移回路の具体的構成例を第12図(A),(B)に示す。図中28は演算(反転)増幅器、QはNPN型トランジスタ、 C_1 、 C_2 はコンデンサ、 R_1 ~ R_6 は抵抗である。これらの位相推移回路はいずれもコンデンサと抵抗の組合せによる遅延回路を含んでいる。

なお、以上の説明においては、クロック信号の周波数を入力信号の周波数の4倍又は8倍とした

が、これに限らず、例えば12倍、16倍等の周波数を有するクロック信号を用いて周波数変換回路を構成することも可能である。

(効果)

本発明の周波数変換回路は以上のように構成したので、次のような様々な特長を有する。

- ①従来の周波数変換回路に比べて直流バランスや直線性等の問題は殆ど生じない。
- ②位相 ϕ を0とした場合、 $\pm \pi$ 位相回路を入力信号伝送系に1個だけ使用したことになり、抵抗、コンデンサ等の使用個数は減少する。
- ③ダイナミックレンジが大きくて歪の少ない、波形精度の良い周波数変換が可能となり、IC化にも有利である。
- ④音声信号周波数帯は勿論、オーディオ周波数帯でのHIFIシステムへの応用も可能となる。
- ⑤ $(\phi + \pi)$ 位相を与える位相回路の代りに、 $(\phi - \pi)$ 位相を与える位相回路を使用すると反転増幅器は1個で済み、加算器の代りに減算器を使用すれば更に反転増幅器も不要となり、

構成が簡素化される。

⑩ 入力信号を等分割するスイッチを増やしてスイッチング時間を短くすればするほど、周波数変換出力信号のスイッチング成分が小さくなるので、出力波形の改善が行なえ、低域濾波器も不要となる。

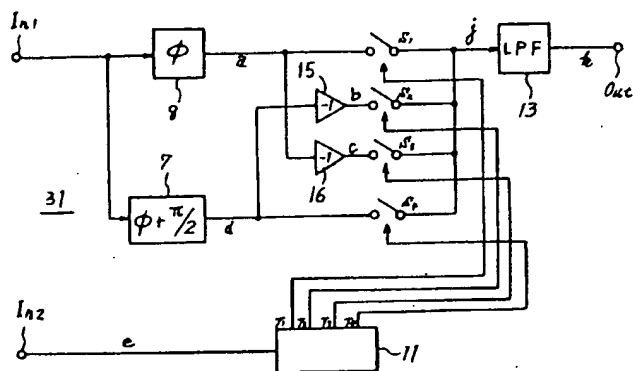
4. 図面の簡単な説明

第1図、第5図、第7図、第8図及び第10図は本発明の周波数変換回路の夫々第1乃至第5実施例のブロック構成図、第2図は従来回路のブロック図、第3図(A)～(H)は従来回路各部の動作説明用信号波形図、第4図(A)～(K)及び第6図(A)～(K)は本発明回路の夫々第1及び第2実施例の動作説明用信号波形図(タイミングチャート)、第9図(A)～(J)及び第11図(A)～(Q)は本発明回路の夫々第4及び第5実施例の動作説明用信号波形図、第12図(A)、(B)は位相回路を構成する位相推移回路の各種構成例である。

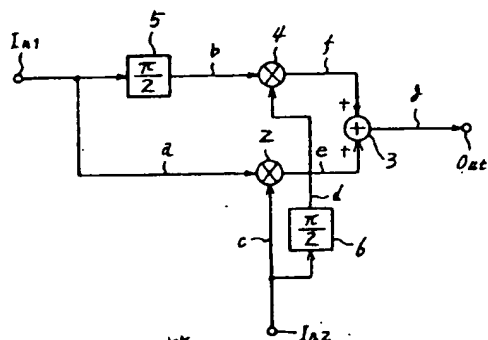
7～9…位相回路、11、12…タイミングパルスジェネレータ、13…低域濾波器、14～

19…反転増幅器、22～24…加算器、25、26…レベル減衰器、28…演算増幅器、31～35…周波数変換回路、S₁～S₈…スイッチ。

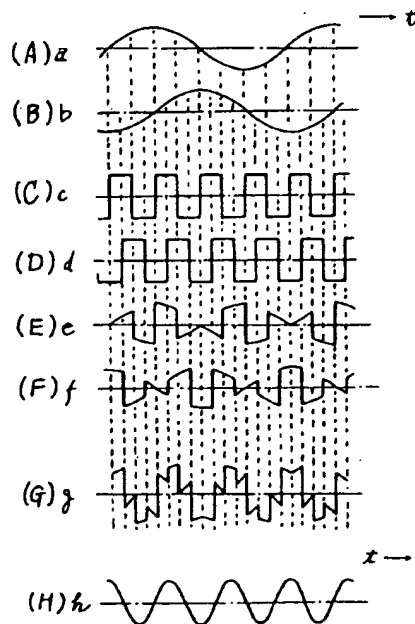
特許出願人 日本ビクター株式会社
代表者 坊上 卓郎



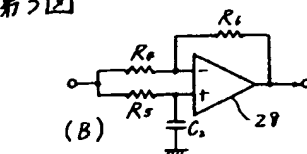
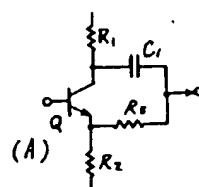
第1図



第2図



第3図



第12図

